



JASA版カスタム RISC-Vチップ作りの取り組み状況と RISC-V関連団体との協創

2025年11月19日

JASA 技術本部ハードウェア委員会 RISC-V WG主査
小檜山智久 ((株)日立産機システム)



© Japan Embedded Systems Technology Association 2025

1-1. JASAについて



About JASA

名称	一般社団法人 組込みシステム技術協会 (Japan Embedded Systems Technology Association 略称「JASA」)
会長	竹内 嘉一
事務局	本部：東京都港区新船場1-5-11 弘報ビル 支部：北海道、東北、関東、中部、北陸、関西、中国、四国、九州
目的	組込みシステム技術の普及・啓蒙、技術者の育成、技術者の試験制度の導入、技術者の待遇改善、技術者の福利厚生、技術者の国際交流、技術者の地域貢献、技術者の社会貢献、技術者の国際化、技術者のグローバル化、技術者のデジタル化、技術者のAI化、技術者のIoT化、技術者のクラウド化、技術者のビッグデータ化、技術者のブロックチェーン化、技術者の量子化、技術者の宇宙化、技術者の未来化、技術者の可能性の最大化、技術者の社会の発展に貢献すること。
会員数	正会員・支部会員：145社、賛助会員：28社、 学会会員：3団体、個人会員：9名（2023年4月1日現在）
設立	昭和61年8月7日（平成24年4月1日 一般社団法人へ移行）

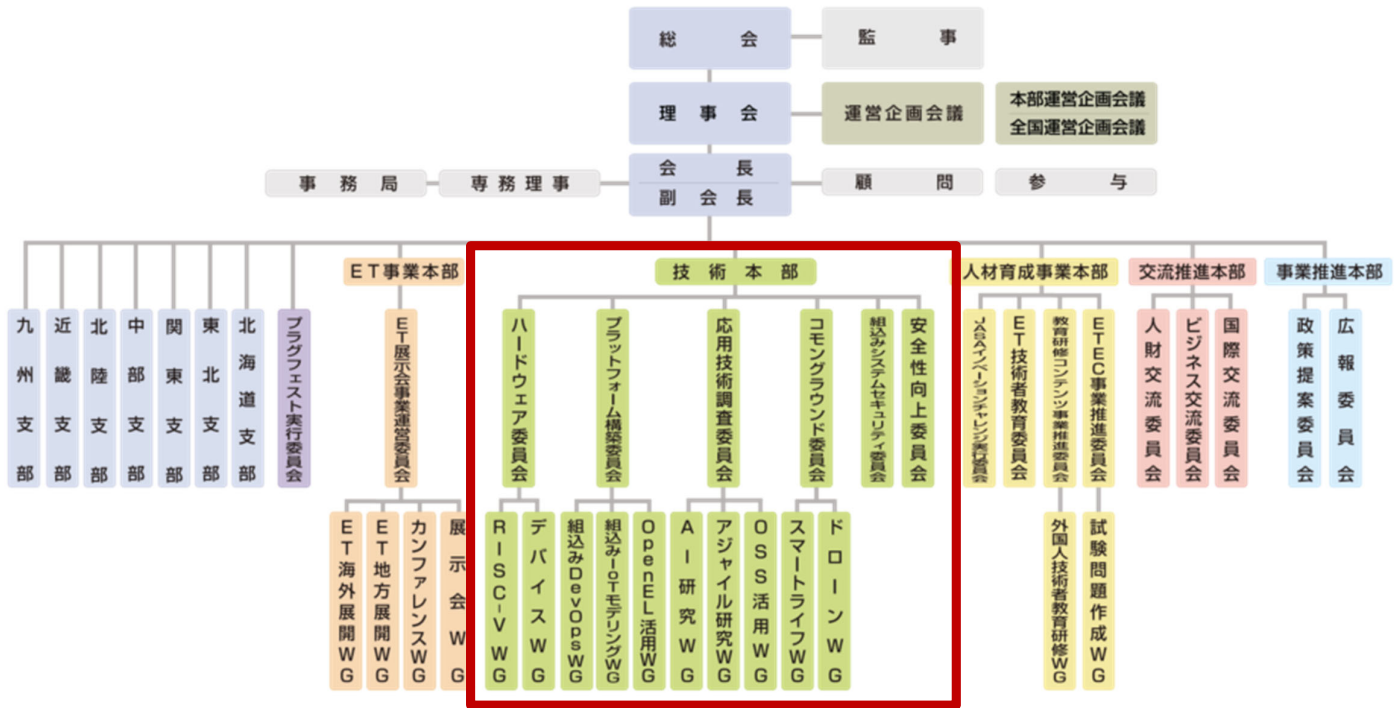


© Japan Embedded Systems Technology Association 2024



1-2. RISC-V WGの位置づけ ①

Positioning of RISC-V WG



一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

© Japan Embedded Systems Technology Association 2024

3



1-3. RISC-V WGの位置づけ ②

Positioning of RISC-V WG



一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

© Japan Embedded Systems Technology Association 2024

4



2. JASA RISC-V WGの活動について

About the activities of JASA RISC-V WG

《WGの活動方針》

- ・オープンな仕様で会員が自由に活用できるRISC-Vプラットフォームを会員の協力で整備し、組込み分野でのRISC-V普及に努める
- ・関連団体とのコラボによりプラットフォームの応用範囲を広げる

《活動内容の項目》

- ◆ 月例WGの開催
- ◆ RISC-V著名人を講師にお迎えし、Webセミナーを開催
- ◆ 組込みに使えるRISC-Vプラットフォームの整備
- ◆ RISC-V関連団体との協創

《WGメンバ》

- ・委員：15社、3校、26名



一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

© Japan Embedded Systems Technology Association 2024

5

2-1. 月例WGの活動状況



Monthly WG Activities

#	回次	日時	開催	会社	学校	参加
1	第69回	2025/4/23	会議室とオンライン	12	0	20
2	第70回	2025/5/29	会議室とオンライン	11	2	19
3	第71回	2025/6/25	会議室とオンライン	11	1	18
4	第72回	2025/7/23	会議室とオンライン	12	1	18
5	第73回	2025/8/27	会議室とオンライン	13	1	19
6	第74回	2025/9/24	会議室とオンライン	10	0	12
7	第75回	2025/10/22	会議室とオンライン	12	1	19
8	第76回	2025/11/26				
9	第77回	2025/12/17				
10	第78回	2026/1/28				
11	第79回	2026/2/25				
12	第80回	2026/3/25				
				81	6	125

一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

© Japan Embedded Systems Technology Association 2025

6

2. JASA RISC-V WGの活動について



About the activities of JASA RISC-V WG

《WGの活動方針》

- ・オープンな仕様で会員が自由に活用できるRISC-Vプラットフォームを会員の協力で整備し、組込み分野でのRISC-V普及に努める
- ・関連団体とのコラボによりプラットフォームの応用範囲を広げる

《活動内容の項目》

- ◆ 月例WGの開催
- ◆ RISC-V著名人を講師にお迎えし、Webセミナーを開催
- ◆ 組込みに使えるRISC-Vプラットフォームの整備
- ◆ RISC-V関連団体との協創



© Japan Embedded Systems Technology Association 2024

7

2-2. WG主催Webセミナー開催状況



RISC-V WG sponsored Webinar status

#	回次	日時	演題	講師	参加
1	21回	2025/7/23	不動産デベロッパーから産業デベロッパーへ 三井不動産の産業支援の取り組みのご紹介	三井不動産株式会社 イノベーション推進本部 / 一般社団法人RISE-A 増田 大樹 氏	32
2	22回	2025/9/24	オープン・ソース・EDA関連 FSIC 2025とセキュリティ・キャンプ紹介	一般社団法人 OpenSUSI 代表理事 岡村 淳一 氏	18
					50



© Japan Embedded Systems Technology Association 2025

8

2. JASA RISC-V WGの活動について



About the activities of JASA RISC-V WG

《WGの活動方針》

- ・オープンな仕様で会員が自由に活用できるRISC-Vプラットフォームを会員の協力で整備し、組込み分野でのRISC-V普及に努める
- ・関連団体とのコラボによりプラットフォームの応用範囲を広げる

《活動内容の項目》

- ◆ 月例WGの開催
- ◆ RISC-V著名人を講師にお迎えし、Webセミナーを開催
- ◆ 組込みに使えるRISC-Vプラットフォームの整備
- ◆ RISC-V関連団体との協創

2-3. 開発ロードマップと実績



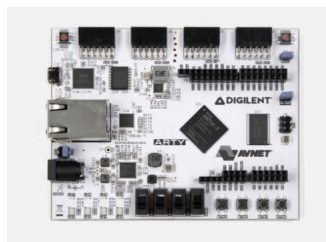
Development schedule for last 6 years

《過去6年間の活動》

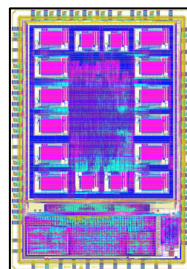
2020-22年度	2023年度～
<ul style="list-style-type: none">・32ビット版(Arduino)/64ビット版(LINUX)RISC-VコアFPGA実装・産学連携・成果のWeb公開	<ul style="list-style-type: none">・JASA版RISC-V SoC開発<ul style="list-style-type: none">- ターゲット:セキュアなIoTエンジン- オープンシリコン開発環境の活用・ボード作成, RTOS実装・IoTクラウド接続

FPGAベース

カスタムLSI(SoC)ベース



市販FPGA評価
ボード Arty A7
35T:32/Arduino
100T:64/LINUX



eFabless
chipignite
(…で計画)

2-4. RISC-Vプラットフォーム開発の狙い



Aim of developing the RISC-V platform

《初めて取り組む人の課題》

- ・オープンなのでどこかに情報は公開されている
- ・それぞれの場所に、それぞれの言語で点在する情報を丹念に集め、断片をつなぎ合わせ、試行錯誤しながら理解を深めて作り上げるには時間と執念とある程度の知識が必要
⇒ 初心者にはつらい！

《WGが提供する価値》

- ◆ WGメンバで実際に検証して実績がある手順を確立
- ◆ 日本語/英語のバイリンガルで参照できるWebページの公開
- ◆ 開発環境の準備から完成まで一気通貫で説明
- ◆ 困ったらWGのオブザーバになってわからないことを聞ける
- ◆ 開発環境等の更新にできる限り対応
- ◆ 追試したら自動的に自分用のプラットフォームになる



© Japan Embedded Systems Technology Association 2025

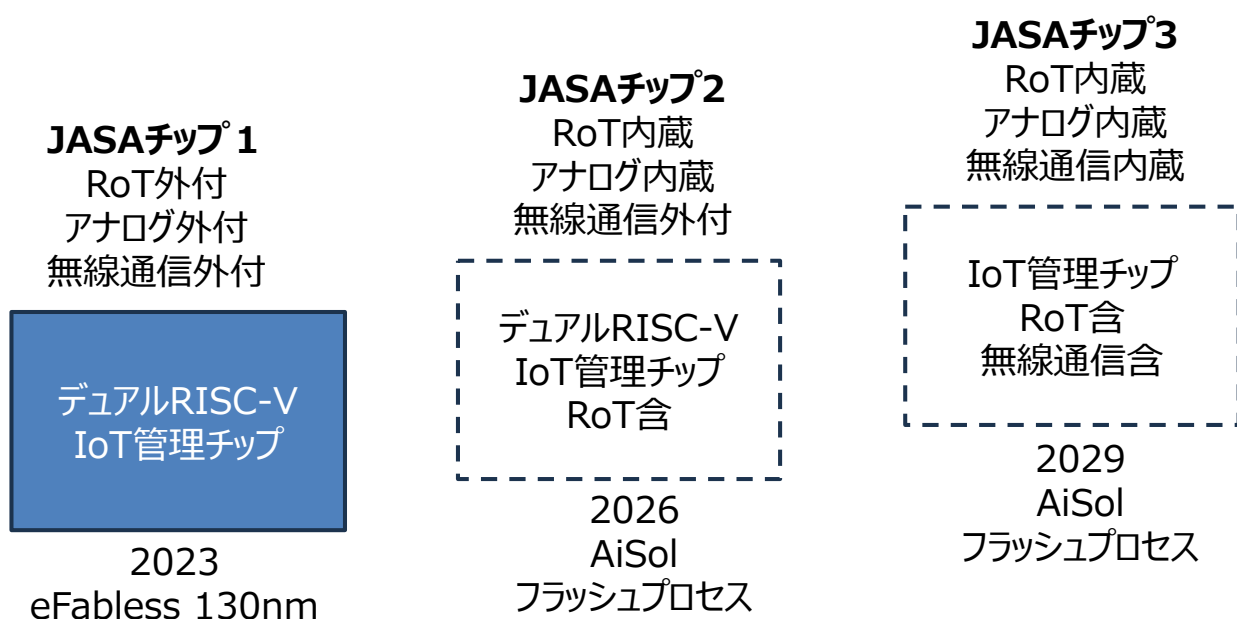
11

2-5. 開発ロードマップ



Development roadmap

《長期計画》



RoT: Root of Trust



© Japan Embedded Systems Technology Association 2025

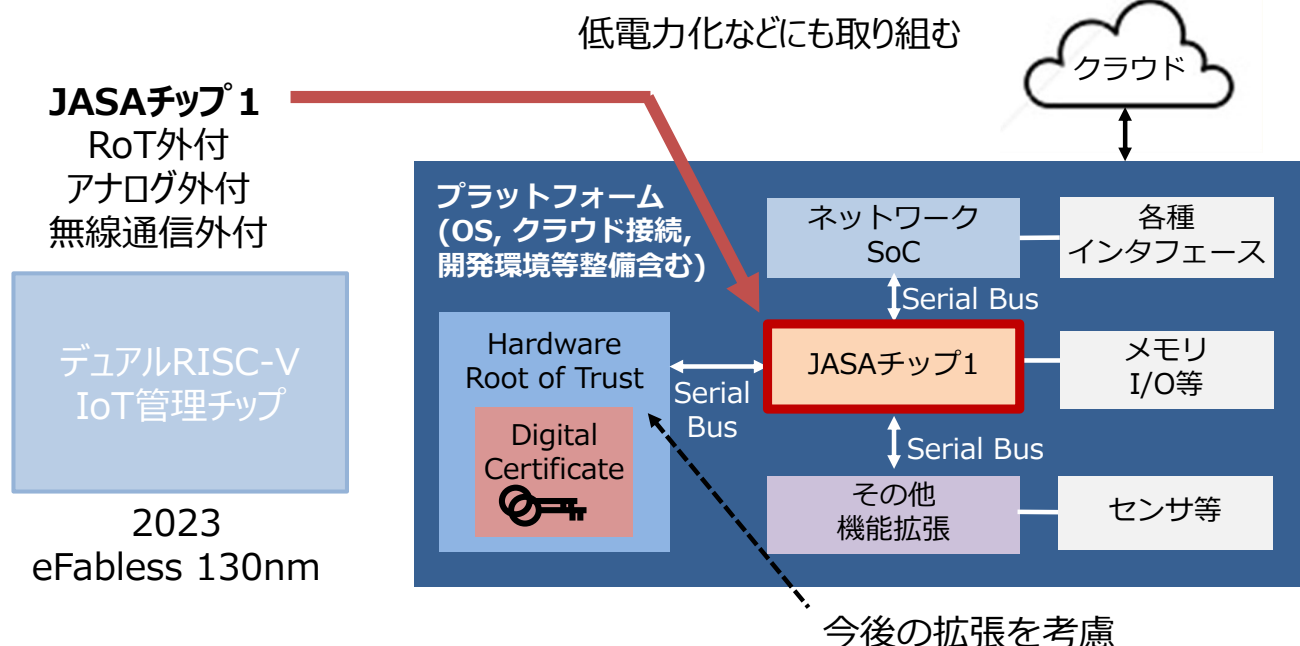
12

2-6. 開発のスコープ



Development Scope

《IoTシステム化までがターゲット》



RoT: Root of Trust

一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

© Japan Embedded Systems Technology Association 2025

13

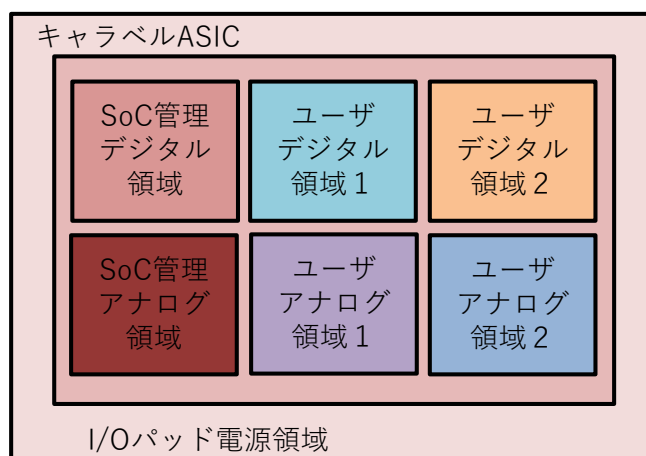
2-7. eFablessによる構成①



eFabless Chip Configuration

《eFablessチップの構成》

キャラベルがクロック、ピン配置、デバッグなどの機能を提供



一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

© Japan Embedded Systems Technology Association 2025

14

2-8. eFablessによる構成②



What parts of the chip are made?

《チップのどの部分を作るのか》

キャラベルという「枠」の中にユーザが設計できる領域がある

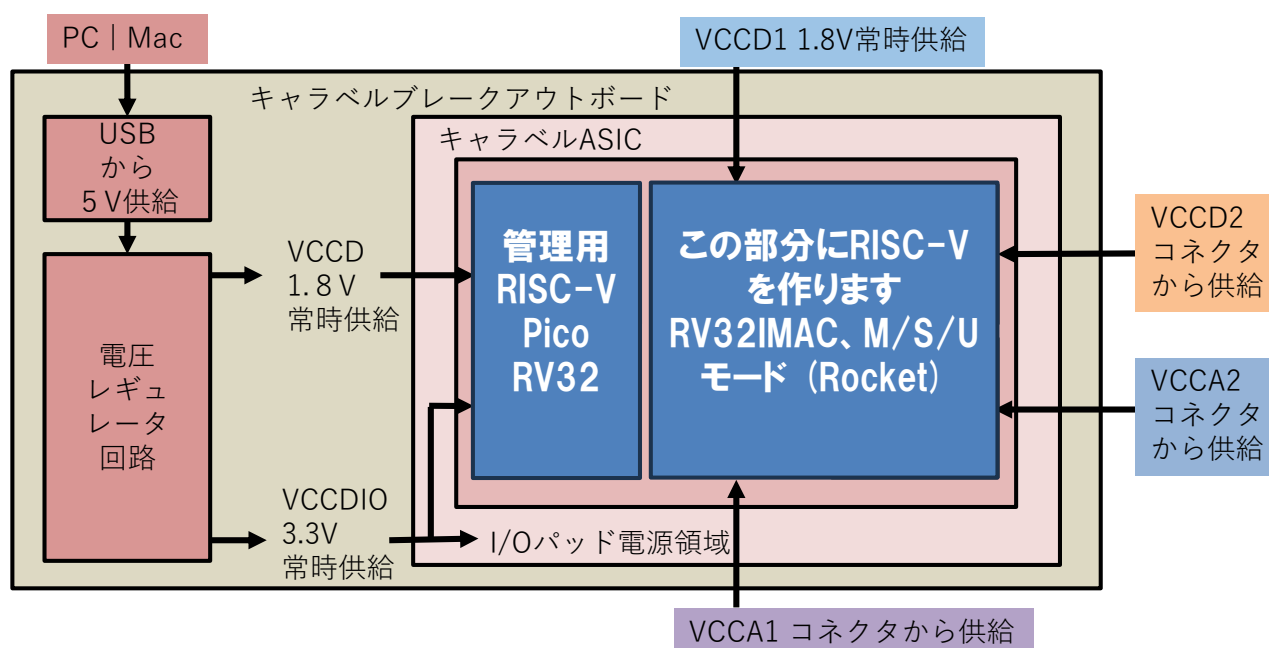


2-9. eFablessによる構成と評価環境



Chip evaluation configuration

《チップの評価時構成》

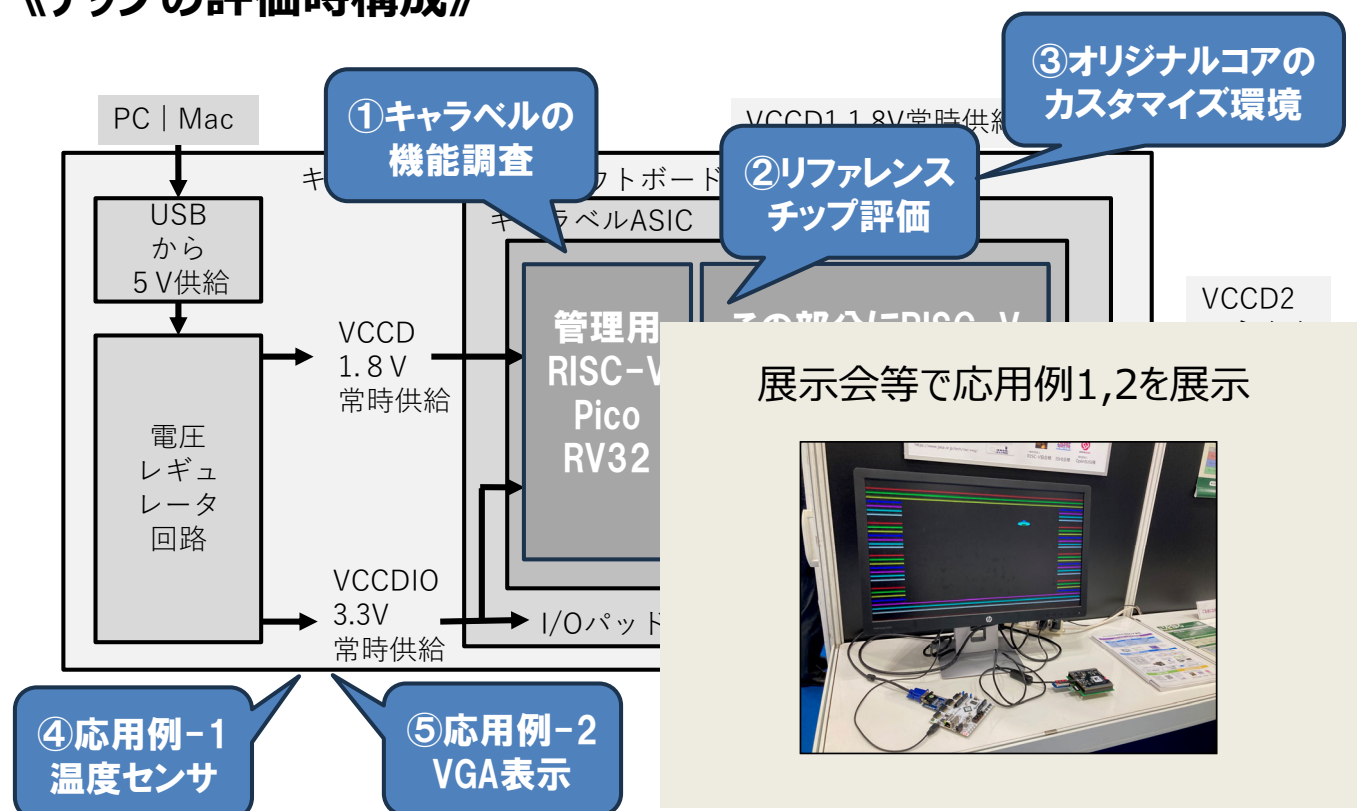


2-10. 調査できたこと



Result of the survey

《チップの評価時構成》



一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

© Japan Embedded Systems Technology Association 2025

17

2-11. 昨年度の調査・開発状況のまとめ



Summary of R&D status in FY2024~

《状況の変化を乗り越えて》

- ・調査につれ、eFabless社によるオープンソース シリコンでのチップ製作につき新しい知見が得られたため、この知見を活かして効率的に計画を進めるために作業内容を見直した
- ・eFablessでのチップ製作に向け、JASAから米国企業への発注面の課題を解決できるOpenSUSIの発注の仕組みで進めることにした
- ・年度末が近い2月にeFablessの活動停止との報を受け、他のチップ製作手段について調査を開始した
- ・開発は一旦止め、並行してJASAとしてあるべきチップの議論を開始した（並行して独IHP, TinyTapeoutなどでの製作を検討）
- ・昨年度の検討成果をRISC-V WGページからリンクされたWG成果ページにまとめ、公開した

一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

© Japan Embedded Systems Technology Association 2025

18

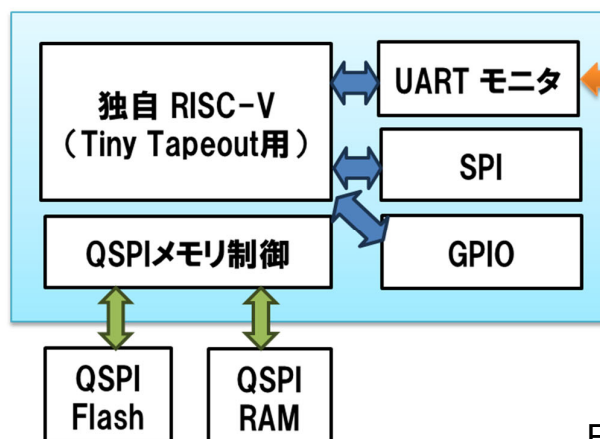
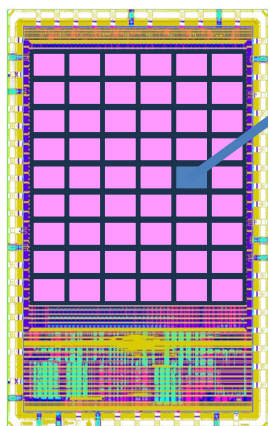
2-12. ターゲットの変更



Summary of R&D status in FT2024~

《Tiny Tapeoutに変更予定》

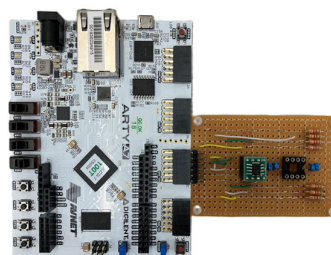
シミュレーションで作成した
チップをユーザで分割



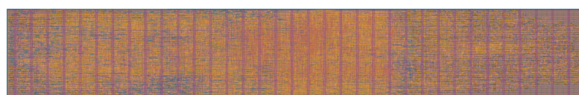
PCから制御

- プログラムロード
- プログラム実行
- プログラム停止
- I/Oリード・ライト
- メモリリード・ライト
- レジスタダンプ

FPGAの検証環境構築



作成チップのレイアウトイメージ



一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

© Japan Embedded Systems Technology Association 2025

19

2-13. 活動成果の公開



Publication of development results

◆ 活動成果へのアクセス方法

- RISC-V WGのホームページ最下部のリンクをクリック

RISC-V
WGページ



- 日本語リンク
- 英語リンク



- FPGAリンク
- SoCリンク



• 詳細項目リンク



スマホをお持ちの
方はこちら ⇒



一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

© Japan Embedded Systems Technology Association 2025

20

2. JASA RISC-V WGの活動について



About the activities of JASA RISC-V WG

《WGの活動方針》

- ・オープンな仕様で会員が自由に活用できるRISC-Vプラットフォームを会員の協力で整備し、組込み分野でのRISC-V普及に努める
- ・関連団体とのコラボによりプラットフォームの応用範囲を広げる

《活動内容の項目》

- ◆ 月例WGの開催
- ◆ RISC-V著名人を講師にお迎えし、Webセミナーを開催
- ◆ 組込みに使えるRISC-Vプラットフォームの整備
- ◆ RISC-V関連団体との協創

2-14. 外部団体との協創



Co-creation with RISC-V related organizations

《相互交流》

(1) RISC-V協会

- ・協会幹部がWGメンバとしてWGに参加
- ・RISC-V Day Tokyo 2024 Summer (24/8/1) : WGから講演とデモ機展示
- ・RISC-V Day Tokyo 2025 Spring (25/2/27) : デモ機展示
- ・RISC-V Day Tokyo 2025 Winter (25/12/4) : WGから講演予定



(2) 産総研 AIST Solutions / OpenSUSI*

- ・幹部がWGメンバとしてWGに参加
- ・WG主催セミナーで講演(25/9/24)



(3) ISHI会

- ・幹部がWGメンバとしてWGに参加



※OpenSUSI : Open Source Utilized Silicon Initiatives

3. 25年度の活動サマリ



Summary

2025年度の活動状況は次の通りです

1. 毎月月次定例WGを開催
2. RISC-V WG主催Webセミナーを2回オンラインで開催
3. 今までの活動成果をWebコンテンツとしてまとめ、公開中
4. EdgeTech+ West 2025のJASAセミナーで講演、JASAパビリオンで展示を行いRISC-V WGの活動を紹介した
5. RISC-V協会、OpenSUSI*、ISHI会との協創活動を推進中

※OpenSUSI : Open Source Utilized Silicon Initiatives

※ 皆さんもぜひご参加ください



© Japan Embedded Systems Technology Association 2025

23



JASA版カスタムRISC-Vチップ作りの取り組み状況とRISC-V関連団体との協創

2025/11/19 発行

発行者 一般社団法人 組込みシステム技術協会
東京都 中央区 入船 1-5-11 弘報ビル5階
TEL: 03(6372)0211 FAX: 03(6372)0212
URL: <https://www.jasa.or.jp/>

本書の著作権は一般社団法人組込みシステム技術協会(以下、JASA) が有します。
JASAの許可無く、本書の複製、再配布、譲渡、展示はできません。
また本書の改変、翻案、翻訳の権利はJASAが占有します。
その他、JASAが定めた著作権規程に準じます。



© Japan Embedded Systems Technology Association 2025

「広がるいろいろなチップの楽しみ方」をテーマに
4つのコラボ企画を実現

1. トロンフォーラム様の協力によるトロンチップの特別展示
2. 金沢大学の秋田純一先生の協力による「自分でチップを取り出して顕微鏡で観察する方法と、そこからわかること」をテーマにした特別展示
3. 技術誌記事執筆でおなじみの圓山宗智氏の協力によるFPGAで作ったビジコン社4004電卓再現機の動態展示
4. 昨年に続き2年目のコラボ参加となる田山之浩氏の協力による電卓チップの展示



館長 秀関快郎のチョイスで
全長24メートルのショーケースに
レアチップを満載

