



オープンな仕様で自由に活用できる RISC-Vプラットフォーム整備へ

Development of a RISC-V platform that can be freely used
with open specifications

2023年11月15日

JASA RISC-V WG主査

小檜山智久*

*(株)日立産機システム



一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

© Japan Embedded Systems Technology Association 2023

Contents



1. RISC-Vとは
2. JASA RISC-V WGについて
3. RISC-V WGの活動の概要
4. 今年のEdgeTech+展示



1. RISC-Vとは
2. JASA RISC-V WGについて
3. RISC-V WGの活動の概要
4. 今年のEdgeTech+展示

1-1. RISC-Vとは



About RISC-V

《どういうものか》

- ・オープンな命令セットアーキテクチャ(ISA)です
- ・商用含め、ロイヤリティフリーで使用できます

基本命令セット

RV32I
RV32E
RV64I
RV128I

汎用のスカラー命令セット

G拡張：IMAFD

拡張命令セット

M 乗除算命令
A Atomic拡張
F 単精度浮動小数点命令
D 倍精度浮動小数点命令
L 10進浮動小数点命令
Q 4倍精度浮動小数点命令
C 16ビット短縮命令
N ユーザレベル割り込み
S スーパーバイザモード
P Packed SIMD
V Vector拡張



1-2. RISC-Vとは

《RISC-Vの歴史》

- ・2010初頭 UC BerkleyのDavid Patterson教授と Krste Asanovic教授が教育用RISCプロセッサアーキテクチャを設計するプロジェクトを開始
- ・2014 RISC-V Foundation設立
- ・2015 SiFive社設立
- ・2016 Googleが RISC-V Allianceに参加
- ・2017 Western Digitalがプロジェクトを開始
- ・2018 NVIDIAがRISC-V向けGPU, NVDLA発表
- ・2019 Linux Kaptopプロジェクト
- ・2020
- ・2021 SiFive社がArmを凌駕するRISC-V CPUを開発

Google半導体とRISC-Vと世界の電子地政学
RISC-V Days Tokyo 2023 Summer版
田胡治之編 (ISBN 978-4-911019-00-9) より



© Japan Embedded Systems Technology Association 2023

1-3. どこが推進している？ ①



About RISC-V International

RISC-Vインターナショナルは、オープンスタンダードのRISC-V命令セットアーキテクチャ(ISA)、関連仕様、および利害関係者コミュニティのグローバルな非営利団体です。

3か国の100,70を超えるRISC-Vメンバーが、RISC-Vのオープン仕様を定義し、関連する技術、業界、ドメイン、および特別利益団体を招集および管理するために貢献および協力しています。

RISC-Vは、モジュール式の技術的アプローチとオープンでロイヤリティフリーのISAを組み合わせたもので、RISC-Vが提供および作成したIPから誰でも、どこでも恩恵を受けることができます。非営利団体として、RISC-Vは製品またはサービスに対する商業的利益を維持しません。オープンスタンダードとして、誰でもRISC-Vをオープンまたは独自のソリューションやサービスのビルディングブロックとして活用できます。

RISC-Vは、いかなる地域を代表して政治的立場をとることはありません。私たちは、プロセッサの革新のこの新しい時代に世界中の組織が協力しているのを見て誇りに思っています。RISC-Vは2015年にRISC-V財団として設立され、現在はスイスのRISC-V国際協会として法人化されています。

RISC-V International HPより
<https://riscv.org/>



© Japan Embedded Systems Technology Association 2023

1-4. どこが推進している？ ②



About RISC-V Association

日本では一般社団法人RISC-V協会が、オープンなRISC-V、および、RISC-Vをエネーブルするオープンな半導体技術、RISC-Vがエネーブルするオープンなシステム技術を日本国内および周辺諸国に広める活動をしています。



RISC-V Day
Tokyo 2023 Summer

2023年6月20日
東京大学 伊藤謝恩ホールで開催
※その際、配布された書籍です



一般社団法人RISC-V協会 HPより
<https://riscv.or.jp/>

JASAとRISC-V協会は相互に賛助会員となり、共同でRISC-V WGコーナーに展示しています。

拡張機能IP



オープンハード



半導体設計検証



オープン PDK



Linux TEE



システム



一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

© Japan Embedded Systems Technology Association 2023

7

Contents



1. RISC-Vとは
2. JASA RISC-V WGについて
3. RISC-V WGの活動の概要
4. 今年のEgdeTech+展示

一般社団法人
組込みシステム技術協会
Japan Embedded Systems Technology Association

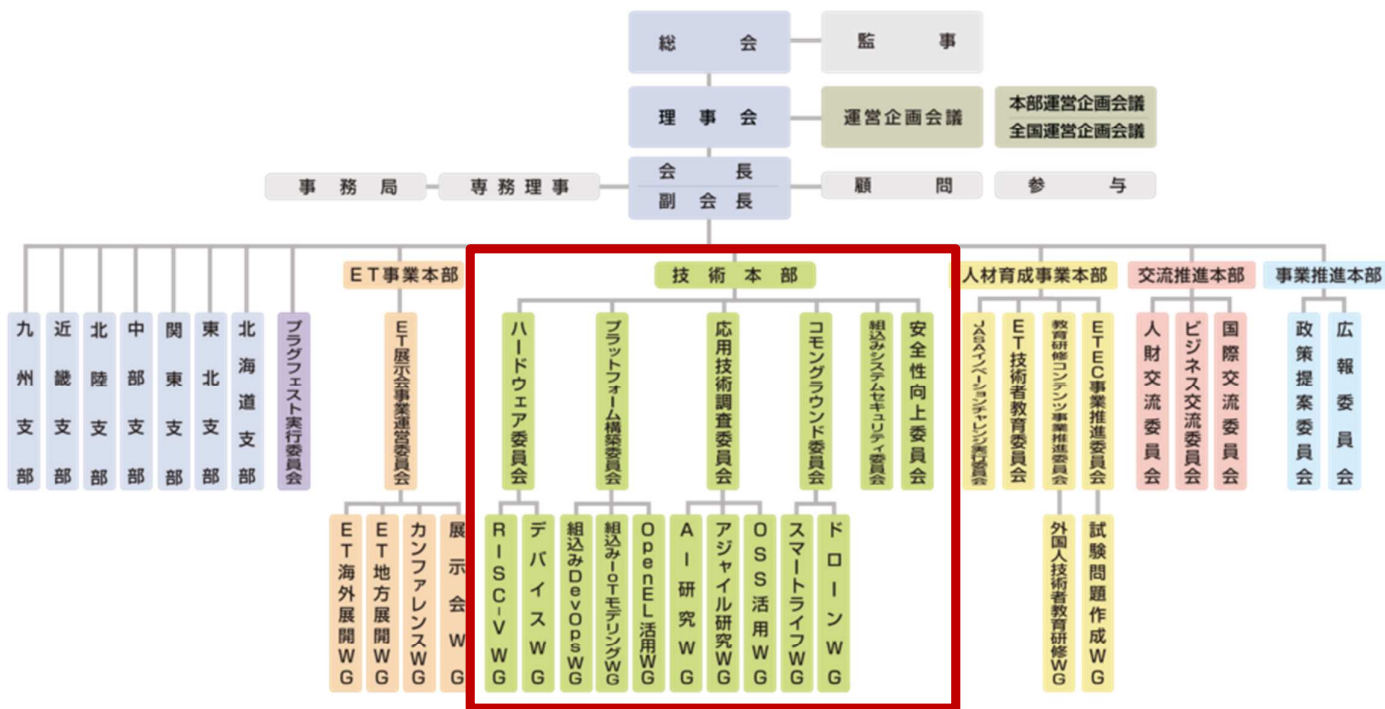
© Japan Embedded Systems Technology Association 2023

8

2-1. RISC-V WGの位置づけ ①



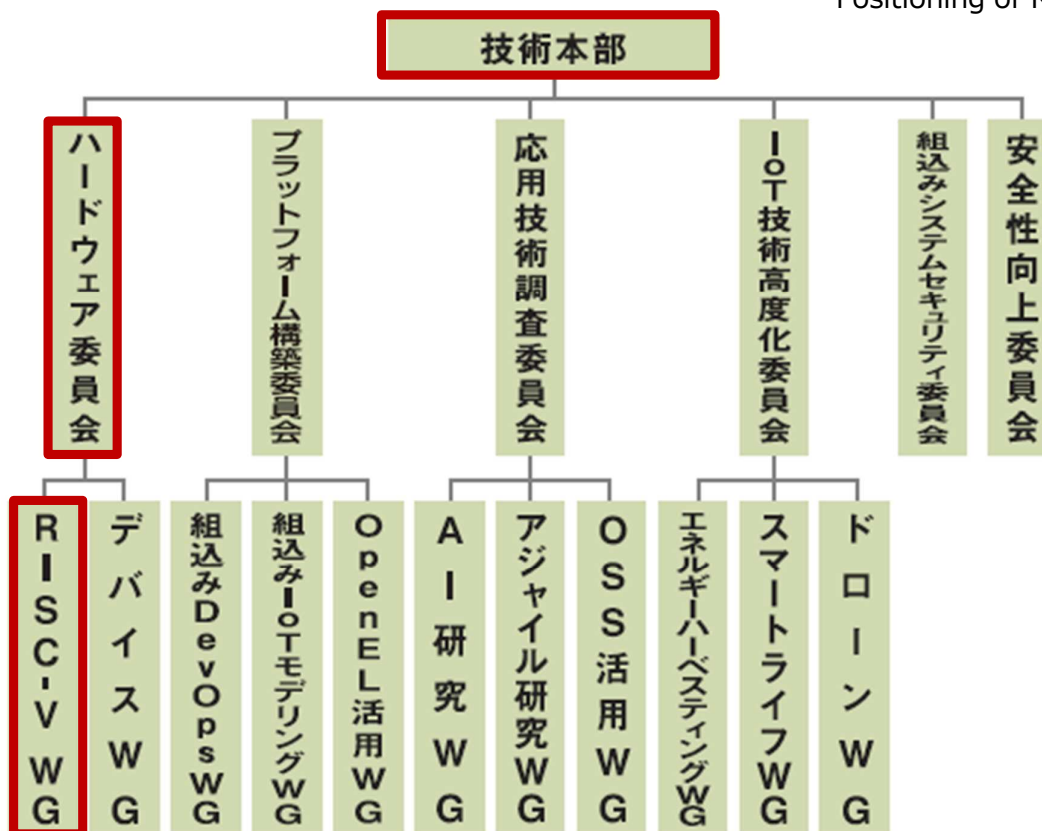
Positioning of RISC-V WG



2-2. RISC-V WGの位置づけ ②



Positioning of RISC-V WG





1. RISC-Vとは
2. JASA RISC-V WGについて
- 3. RISC-V WGの活動の概要**
4. 今年のEdgeTech+展示

3. JASA RISC-V WGの活動について



About the activities of JASA RISC-V WG

《WGの活動方針》

- ・オープンな仕様で会員が自由に活用できるRISC-Vプラットフォームを会員の協力で整備し、組込み分野でのRISC-V普及に努める
- ・関連団体とのコラボによりプラットフォームの応用範囲を広げる

《活動内容の項目》

- ◆ 月例WGの開催
- ◆ RISC-V著名人を講師にお迎えし、隔月でWebinarを開催
- ◆ 組込みに使えるRISC-Vプラットフォームの整備
- ◆ RISC-V関連団体との協創



3-1. JASA RISC-V WGの活動について



About the activities of JASA RISC-V WG

《WGの活動方針》

- ・オープンな仕様で会員が自由に活用できるRISC-Vプラットフォームを会員の協力で整備し、組込み分野でのRISC-V普及に努める
- ・関連団体とのコラボによりプラットフォームの応用範囲を広げる

《活動内容の項目》

- ◆ 月例WGの開催
- ◆ RISC-V著名人を講師にお迎えし、隔月でWebinarを開催
- ◆ 組込みに使えるRISC-Vプラットフォームの整備
- ◆ RISC-V関連団体との協創



© Japan Embedded Systems Technology Association 2023

3-2. RISC-V WG主催Webinar開催状況



RISC-V WG sponsored Webinar status

#	回次	日時	演題	講師
1	第6回	22/5/25	RISC-Vのセキュリティ技術	産総研/TRASIO 須崎 有康 氏
2	第7回	22/7/27	RISC-V版IchigoJamに込めた期待!	Jig.jp 代表取締役会長 福野 泰介 氏
3	第8回	22/9/21	社会インフラにおけるIoTシステムの状況とRISC-Vへの期待	ぷらっとホーム 社長 鈴木 友康 氏
4	第9回	22/11/30	深圳のRISC-V事情	金沢大教授 秋田 純一 氏
5	第10回	23/1/25	オープンソースRISC-Vコア "mmRISC"シリーズ	圓山 宗智 氏
6	第11回	23/3/22	RISC-VやDARPA GoogleオープンロードはFPGA開発に何をもたらしたか	RISC-V協会 代表理事 河崎 俊平 氏
7	第12回	23/5/31	AIチップ設計拠点 - 拠点におけるRISC-V利用例 -	東京大学 長谷川 淳 氏
8	第13回	23/10/25	AWSが提供するIoTデバイス向けサービス	AWS 市川 純 氏
9	第14回	23/11/29 募集中	組込みソフトウェアエンジニア向け、 超簡単RISC-VのFPGAでの試し方	DTSインサイト 妹尾 覚 氏



© Japan Embedded Systems Technology Association 2023

3-3. JASA RISC-V WGの活動について



About the activities of JASA RISC-V WG

《WGの活動方針》

- ・オープンな仕様で会員が自由に活用できるRISC-Vプラットフォームを会員の協力で整備し、組込み分野でのRISC-V普及に努める
- ・関連団体とのコラボによりプラットフォームの応用範囲を広げる

《活動内容の項目》

- ◆ 月例WGの開催
- ◆ RISC-V著名人を講師にお迎えし、隔月でWebinarを開催
- ◆ 組込みに使えるRISC-Vプラットフォームの整備
- ◆ RISC-V関連団体との協創

3-4. FPGAベースの開発ロードマップ



Development schedule for last 3 years

《過去3年間の活動》

2020年度	2021年度	2022年度
<ul style="list-style-type: none"> ・Rocket ChipのFPGAへの実装 ・ブートローダ開発 ・Arduino環境移植 	<ul style="list-style-type: none"> ・VSCデバッグ環境構築 	<ul style="list-style-type: none"> ・64ビット版RISC-VコアFPGA実装 ・LINUXカーネル移植 ・ブート環境

- ・市販FPGAボード上でRISC-Vを開発できるプラットフォームを開発
- ・初心者でも手軽に扱えるよう全体を一気通貫でドキュメント化
- ・開発用、教育用プラットフォームとしてご活用いただくことを期待
- ・この3年間で32ビット組込み版と64ビットLINUX搭載版の2モデルを開発
- ・22年度は産学連携で開発・整備
- ・現在、22年度の成果物の利便性を高めるためサポートページを公開中

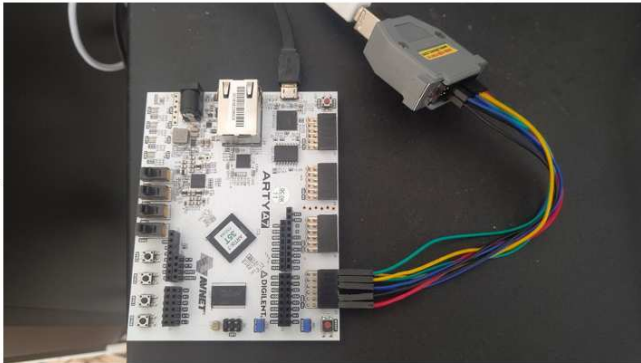
3-5. 活用できるプラットフォームの開発①



Development of usable platform

《32ビット/Arduino版》

2020年度	2021年度	2022年度
<ul style="list-style-type: none"> • Rocket ChipのFPGAへの実装 • ブートローダ開発 • Arduino環境移植 	<ul style="list-style-type: none"> • VSCデバッグ環境構築 	<ul style="list-style-type: none"> • 64ビット版RISC-VコアFPGA実装 • LINUXカーネル移植 • ブート環境



ARTY A7 35T

- 市販FPGAボードにRISC-Vコア実装 (32ビット版)
- ブートローダを開発
- Arduino IDE環境を移植
- VSCデバッグ環境をセットアップ

上記を手順通りやれば初心者でも実現できるように手順のドキュメントを作成

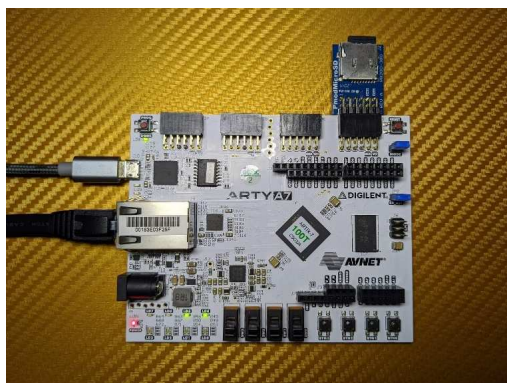
3-6. 活用できるプラットフォームの開発②



Development of usable platform

《64ビット/LINUX版》

2020年度	2021年度	2022年度
<ul style="list-style-type: none"> • Rocket ChipのFPGAへの実装 • ブートローダ開発 • Arduino環境移植 	<ul style="list-style-type: none"> • VSCデバッグ環境構築 	<ul style="list-style-type: none"> • 64ビット版RISC-VコアFPGA実装 • LINUXカーネル移植 • ブート環境



ARTY A7 100T

- 市販FPGAボードにRISC-Vコア実装 (64ビット版)
- LINUXが動作できる環境を構築
- 手順をまとめたWebコンテンツを制作

今年度は成果物を手軽に利活用できるよう、WGのページからリンクしたガイドを公開しました

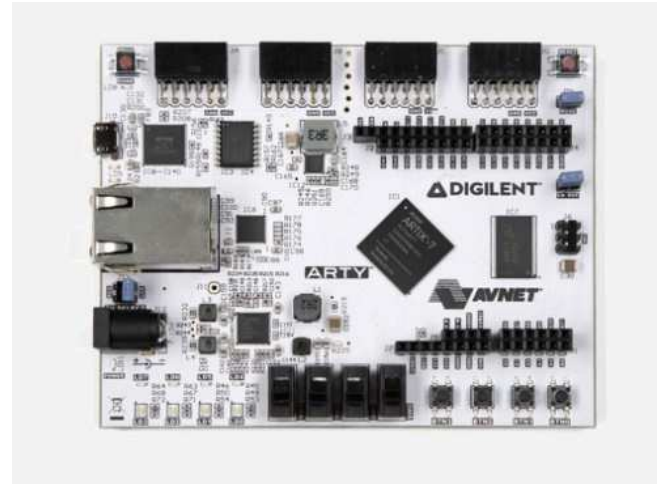
3-7. 22年度の開発内容①



Development details for 2022

◆ 開発体制

東京農工大学 中條研究室
との産学連携による、入手性が
高く安価なArtix7搭載FPGA
ボードへのRV64の実装



◆ ターゲットボード

ARTY A7 100T

◆ 22年度開発のねらい

- ・「初心者のサンプル」として学部1年生も担当
- ・RV64を実装し、OS (Linux) の動作例を収集
- ・各実装例の詳細なドキュメントの整備
- ・独自プロセッサ開発に向けた設計・実装プロセスの確立

3-8. 開発成果の活用に向けて



Feedback to JASA members

◆ 開発成果のJASA会員への還元

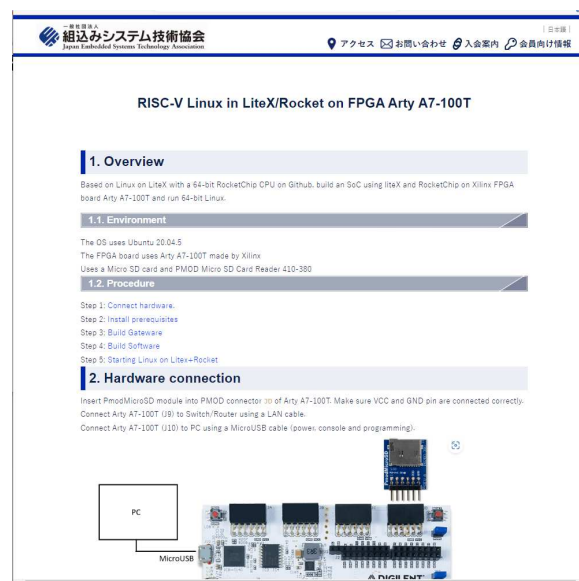
- ・興味さえあればRISC-V, FPGA初心者でも作れるものをめざす
→ 手順等をまとめたWebコンテンツを制作
- ・動画を活用してわかりやすさを考慮

◆ グローバル化に対応

- ・日本語版、英語版を用意
(今後さらに多言語に対応)
- ・RISC-V WGページからリンク

◆ これからの進め方

- ・プラットフォーム進化に対応した
メンテナンスにつき議論を開始
(HW,SW,ツール)



3-9. 今後のチップ開発計画案



JASAチップ°1

RoT外付
アナログ外付
無線通信外付

デュアルRISC-V
IoT管理チップ

2023-24
eFabless 130nm

JASAチップ°2

RoT内蔵
アナログ内蔵
無線通信外付

デュアルRISC-V
IoT管理チップ
RoT含

2026
AiSol
フラッシュ
プロセス

JASAチップ°3

RoT内蔵
アナログ内蔵
無線通信内蔵

IoT管理チップ
RoT含
無線通信含

2029
AiSol
フラッシュ
プロセス

3-10. チップ開発後の整備計画案



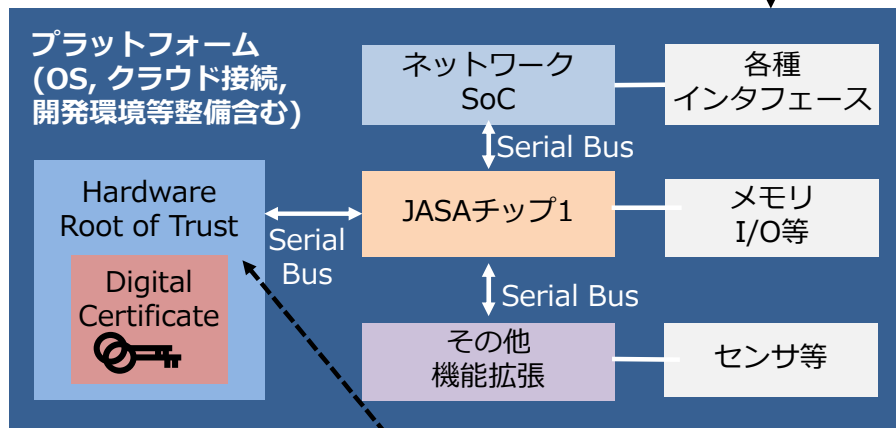
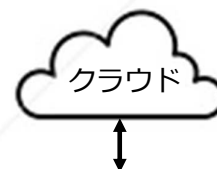
JASAチップ°1

RoT外付
アナログ外付
無線通信外付

デュアルRISC-V
IoT管理チップ

2023-24
eFabless 130nm

- (1) プラットフォームの整備
- (2) 教育コンテンツの開発



今後の拡張を考慮

3-11. 開発予定のチップの機能概要



機能	内容
RISC-V CPU	RV32IMAC、M/S/U モード (Rocket)
命令キャッシュ	16 KiB (最大8 KiB を命令密統合メモリ (ITIM) に構成可)
データキャッシュ	8 KiB
汎用I/O GPIO	汎用入出力コントローラ
(Q)SPI QSPI0	(Q)SPI-フラッシュ インターフェイス (QSPI) (XIP サポート)
(Q)SPI QSPI1	(Q)SPI パリフェラル インターフェイス (QSPI) (CS x2)
(Q)SPI QSPI2	(Q)SPI-PSRAM インターフェイス (QSPI) (XIP サポート)
シリアル UART0-4	ユニバーサル非同期レシーバー/トランスミッター (UART) x5
シリアル I2C0-1	集積回路間 (I2C) マスターインターフェイス x2
PWM0-2	パルス幅変調器 (PWM) (各 4x 16 ビット コンパレータ) x3
デバッグ	デバッグ機能、JTAG I/F

3-12. 開発予定のチップの特徴



Feedback to JASA members

- ◆ 16KiBの命令キャッシュと8KiBの密結合型データRAM
- ◆ 外部RAMやフラッシュメモリをCPUメモリ空間にマップし、大きなROM, RAM実装を可能にした
⇒フル仕様のFreeRTOSをコンパイルして動作させられる
- ◆ これに加えて無線スタック (WiFi, LoRa) も動かせる
⇒一般に外付けメモリにコードやデータを置いて直接実行するとスピードが落ちるが、対応するための命令キャッシュやデータRAMを備える
 - ・ センシングやアクチュエーションは内部メモリで高速/低消費電力で実行
 - ・ 遠隔ソフトウェアアップグレードなどは外付けメモリで低速に実行

3-13. これからの取り組み

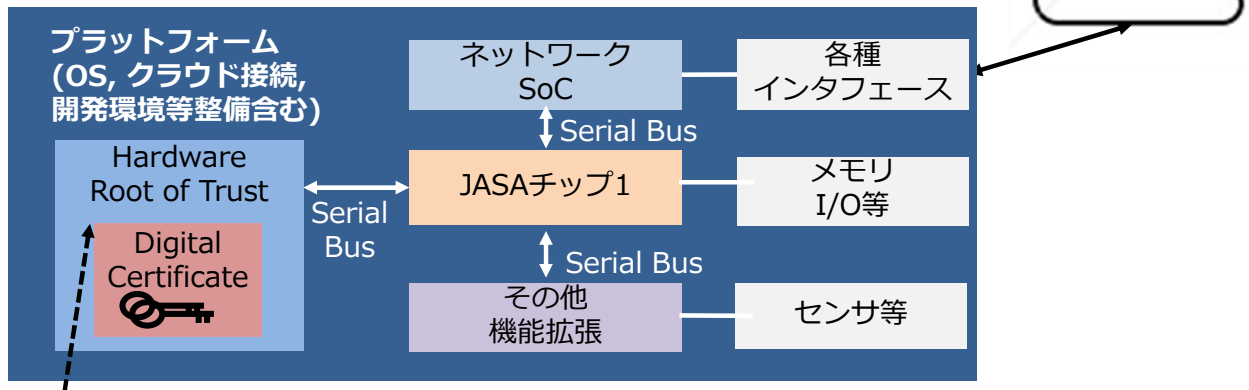


(1) プラットフォームの整備

- ・今年度仕込むJASA版 RISC-Vチップをベースに、**評価基板の作成、OSのポータリング、クラウドへの接続、開発環境**等のプラットフォームを整備する

(2) 教育コンテンツの開発

- ・**チップ開発から上記プラットフォームの整備**までに興味を持つ産学の人財が1から取り組んで同等レベルのものを開発できるようになる
- Webベースの**教育コンテンツを開発して公開**する



今後の拡張を考慮

3-14. JASA RISC-V WGの活動について



About the activities of JASA RISC-V WG

《WGの活動方針》

- ・オープンな仕様で会員が自由に活用できるRISC-Vプラットフォームを会員の協力で整備し、組込み分野でのRISC-V普及に努める
- ・関連団体とのコラボによりプラットフォームの応用範囲を広げる

《活動内容の項目》

- ◆ 月例WGの開催
- ◆ RISC-V著名人を講師にお迎えし、隔月でWebinarを開催
- ◆ 組込みに使えるRISC-Vプラットフォームの整備
- ◆ RISC-V関連団体との協創

3-15. 外部団体との協創



Co-creation with RISC-V related organizations

《相互交流》

(1) RISC-V協会

- ・RISC-V Days Tokyo 2022 Springで講演
- ・第11回WG主催WebセミナーでRISC-V協会代表理事が講演
- ・RISC-V Days Tokyo 2023 Summerで講演
- ・相互に賛助会員となり、今回共同展示



(2) 産総研 AIチップ設計拠点(AIDC)

- ・AIDC 第44回 フォーラムで講演
- ・第12回RISC-V WG主催WebセミナーにてAIDCから講演



(3) AIST Solutions

- ・現在、これからの協創について会話中



© Japan Embedded Systems Technology Association 2022

27

Contents



1. RISC-Vとは
2. JASA RISC-V WGについて
3. RISC-V WGの活動の概要
4. 今年のEgdeTech+展示



© Japan Embedded Systems Technology Association 2023

28

4. JASAパビリオンでの展示



Exhibition sponsored by JASA

◆ RISC-V WG展示コーナー

・JASAパビリオンにご来場ください

組込みシステム技術協会 RISC-V WG ハードウェア委員会 RISC-V WG

RISC-V WG PROJECT on Edgetech 2023

RISC-V WG 関連団体との協創活動

組込みシステム技術協会 RISC-V WG

- これまでJASAとRISC-V協会は展示会等で協創活動を行っていましたが、このたび相互に賛助会員になりました
- このため、それぞれの会員は相互に会員としてメリットを享受できるようになりました

昨年度までのFPGAベースに加え、今年度はチップ製作に取り組んでいます

《32ビット/Arduino版》		《64ビット/LINUX版》	
2020年度	2021年度	2022年度	2023年度
・Rocket ChipのFPGAへの実装	・VS-Codeによるデバッグ環境構築	・64ビット版RISC-VコアFPGA実装	・64ビット版RISC-VコアFPGA実装
・ブートローダ開発		・LINUXカーネル移植	・LINUXカーネル移植
・Arduino環境移植		・ブート環境	・ブート環境

[2020~2022] FPGAベースのリファレンスモデル [2023~] ASICベースのリファレンスモデル

ARTY A7 35T

- ・市販FPGAボードにRISC-Vコア実装(32ビット版)
- ・ブートローダを開発
- ・Arduino IDE環境を移植
- ・VSCデバッグ環境をセットアップ

ARTY A7 100T

- ・市販FPGAボードにRISC-Vコア実装(64ビット版)
- ・LINUXが動作できる環境を構築
- ・手順をまとめたWebコンテンツを制作

成果の公開 会員/会員企業様ご協力内容

手順通りやれば初心者でも同じものを実現できるガイドコンテンツ

2022年度に整備した64ビット版RISC-VコアのFPGAへの実装と、LINUXが動作するまでの手順を日英のバイリンガルでWebページにまとめました。RISC-V WGのページからリンクしています。

拡張機能IP Codaship

Linux TEE INSTITUTE OF INFORMATION SECURITY

オープンPDK 5SHI 半導体設計検証 VERIFORE

オープンハード TAT 東京農工大学 システム RISC-V WG

一般社団法人 組込みシステム技術協会
Japan Embedded Systems Technology Association

29

© Japan Embedded Systems Technology Association 2023



オープンな仕様で自由に活用できるRISC-Vプラットフォーム整備へ

2023/11/15 発行

発行者 一般社団法人 組込みシステム技術協会
東京都中央区入船1-5-11 弘報ビル5階
TEL: 03(6372)0211 FAX: 03(6372)0212
URL: <https://www.jasa.or.jp/>

本書の著作権は一般社団法人組込みシステム技術協会(以下、JASA)が有します。
JASAの許可無く、本書の複製、再配布、譲渡、展示はできません。
また本書の改変、翻案、翻訳の権利はJASAが占有します。
その他、JASAが定めた著作権規程に準じます。

一般社団法人 組込みシステム技術協会
Japan Embedded Systems Technology Association

30

© Japan Embedded Systems Technology Association 2023