

## 組込みDevOpsシステム、所望の組込みシステムの構築を支援

プラットフォーム構築委員会委員長(兼)組込みDevOps WG主査 竹岡尚三



近年、組込みの要素は広範囲、多種において、また新製品のリリース周期も短くなっている。それらの要素を正しく選択し組み合わせることは、熟練の技術者でも難しくなってきている。若年技術者にとっては、たいへんな時代である。

また、我々のパートナー会社にも変化がある。一昔前までは、我々のパートナーはいわゆるメカ系であり、組込み開発では「一緒に作っていこう」という気持ちがあり、発注仕様は専門家どうしのものとして、詳細に書かれしており、要素部品などの選択の幅はさほど広くはなかった。

しかしながら、近年はITサービス提供者(プロバイダ)が、そのサービスにふさわしいエッジ機器を求めることがしばしばある。そのエッジ機器の仕様は情報収集、通知、通信の機能程度が要求仕様として与えられる。その他の要素は詳細に詰められておらず、エッジ機器開発を受注する側が適切な要素の組み合わせを考えなければならない。

## 採用すべき要素の組合せを探す作業を支援

こうした状況に対応するためのシステムが組込みDevOpsシステムである(図1)。多様な組合せのなかから採用すべき要素を探す作業を補助するシステムの実現を目指し開発を進めている。

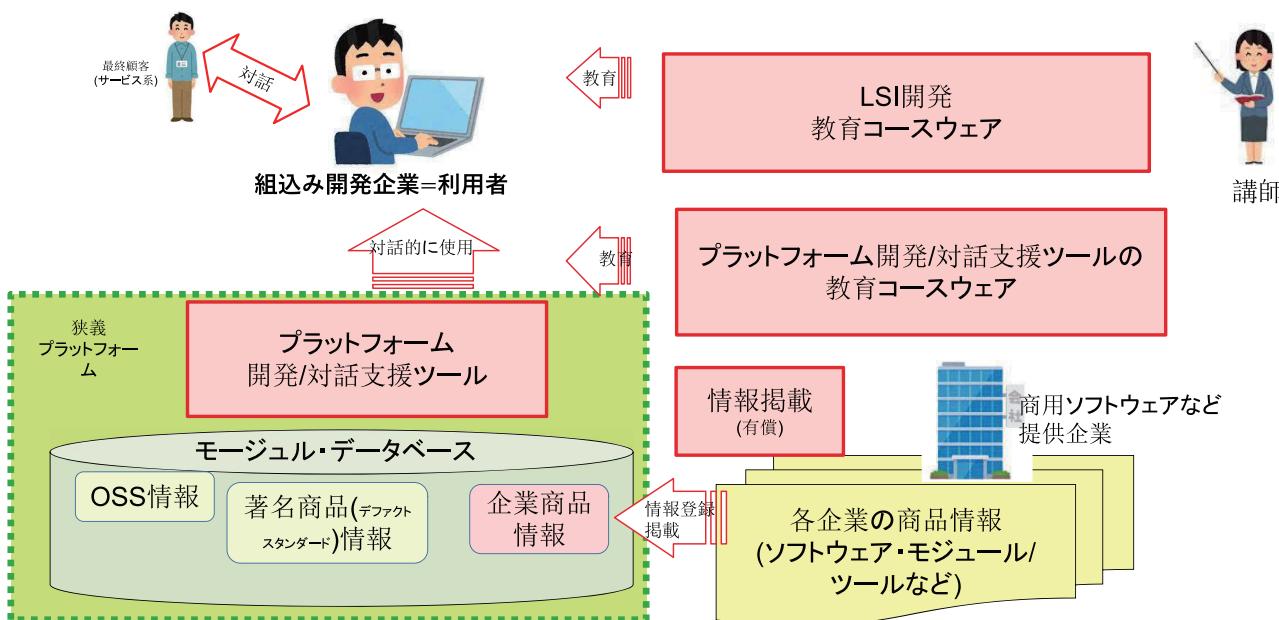
具体的には、SoC、周辺デバイス、OS、ミドルウェアなどの情報をデータベースに登録しておき、組込み開発技術者が対話的に使用することで、欲しい要素の組み合わせを短時間に得られる。データベース中の情報には、ミドルウェアが動作するOSや必要と

するメモリ容量などの情報も含まれる。また、SoCで使用できるOS、メモリ容量などもカバーする。

組込みDevOpsシステムの使用者は、メモリ容量、OS(リアルタイムOSであるかLinuxか)などの制約条件を入力しつつ、必要な通信プロトタイプがサポートされているか、などを確認して、適切な要素の組み合わせを絞り込んでいく。

現在は、2023年度に開発したGUI(モックアップ)にデータベースを接続して、システムとして機能するように仕上げようとしている。ただし、データベース中のデータはまだ空である。

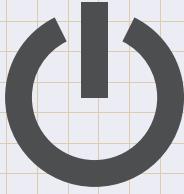
## 図1 組込みDevOpsシステムの概要



# ハードウェア委員会 デバイスWG紹介

## OSS EDAツールの活用、低コストなLSI開発の方法などを研究へ

ハードウェア委員会 委員長(兼)デバイスWG主査 竹岡尚三



デバイスWGは、かつてはハードウェア委員会として活動しており、基板レベルのハードウェア設計や他のWGと共同でロボットの研究を行っていた。ITサービスの時代となり、ハードウェアのみを対象とする活動は、その意義が薄く、ここ2年ほどは、活動の方向性が定まらず、活動はほぼ休止状態だった。

最近、日本と米国では半導体製造の復興が進み、またレガシー・ファブ(円熟したプロセスの半導体製造工場)の活用も進められつつある。一部のレガシーファブでは低価格での試作が提供

され始めている。

また、米Googleなどがオープンソース・ソフトウェア(OSS)のEDAツールを活用したLSI開発を推進している。OSS EDAツールを使用して設計を行い、レガシーファブで試作するという、LSI開発はJASA会員企業でも実施可能となっている。実際、ハードウェア委員会傘下のRISC-V WGでは、「JASA版RISC-Vチップ」の開発を進めている。

2025年度からのデバイスWGは、OSS EDAツールの活用、低コストなLSI開発の方法などを研究し、一部の設計作業を実際に行う予定である



### 生成AIで自然なUIを構築

2024年度前半は、経済産業省の補助金に紐づいたプロジェクトとして、組込み開発分野での生成AI活用について調査、意見交換などを実施した。

生成AIは、自然言語による対話や、要約は得意であるが、誤りも一定の確率で発生する。組込みDevOpsで求められる、エキスパートの精密な知識の提供にはそぐわない一面もある。しかし自

然なユーザー・インターフェース(UI)の実現には、生成AIの活用が不可欠だと考えている。2024年度後半からは、これまでに得られた知見をもとに、組込みDevOpsのフロントエンド部に生成AIを活用することを検討している(図2)。

2025年度も引き続き、組込みDevOpsシステムでの生成AI活用の調査・検討を行う予定である。また組込みDevOpsデータベースに登録すべき内容の収集/募集を始めたいと考えている。

### 図2 生成AIを活用した、組込みDevOpsプラットフォーム全体概要

